Vol.21 No.6 Dec. 2023

doi:10.3969/j.issn.1672-4348.2023.06.011

基于浮栅型薄膜晶体管的光控多值存储器

李博文,张国成,秦世贤,邢俊杰,李志达,赖秉琳

(福建理工大学 微电子技术研究中心,福建 福州 350118)

摘要: 为了解决一般存储器存储密度低、数据保持能力弱及保密性差等问题,基于浮栅型薄膜晶体管制备了一种性能受光调制的信息存储器,该存储器的存储窗口大于 60 V,在特定条件下可呈现"1""中间态""0"3 种电流水平,采用 PN 共混的有源层提高了器件的开关比。该存储器在提高数据储存密度、光学信息加密存储方面具有较强的发展潜力,可为新一代智能电子设备的信息存储提供助力。 关键词: 浮栅型存储器;薄膜晶体管;光调制; PN 共混

中图分类号: TN321.5

文献标志码: A

文章编号: 1672-4348(2023)06-0580-05

Optically-controlled multi-value memory based on floating-gate thin-film transistors

LI Bowen, ZHANG Guocheng, QIN Shixian, XING Junjie, LI Zhida, LAI Binglin (Research Center for Microelectronics Technology, Fujian University of Technology, Fuzhou 350118, China)

Abstract: In order to solve the problems of low storage density, weak data retention ability and poor confidentiality of general memory, an information memory with optical modulation performance was prepared based on floating-gate thin-film transistors. The memory window is larger than 60 V, and the memory can exhibit three current levels: "1", "intermediate state" and "0" under certain conditions. Moreover, the on-off ratio of the device is improved by using the PN blend active layer. The memory has strong development potential in improving data storage density and optical information encryption storage, and provides assistance for information storage of a new generation of intelligent electronic devices.

Keywords: floating gate memory; thin-film transistors; optical modulation; PN blend

1 研究背景

人机交互设备的兴起,对电子设备的柔性、透明及温度敏感等性能提出了新的要求^[1]。有机材料具有来源广、成本低、范围宽的光响应能力等优势,用有机材料制作的设备和器件材质轻薄、韧性高,更易做成大面积柔性器件^[2]。20 世纪 70 年代,有机半导体聚合物的问世使得有机薄膜晶体管得到快速发展^[3]。有机材料的成膜方法多样,将有机物配成溶液后进行薄膜加工,低温(<200 ℃)退火,能有效控制薄膜的厚度与表面粗糙度,且对设备要求低,使晶体管的加工效率提收稿日期. 2023-04-21

升^[4-5]。由于大数据背景下摩尔定律失效及冯·诺伊曼计算构架的限制,存储元件及其他电子器件的功能势必迎来一次革新,以应对硬件性能限制信息处理效率的局面。近年来,浮栅层加辅助层的新型器件结构逐渐成为热门研究方向。Wang等^[6]提出了一种基于二维材料的浮栅型非易失性存储器,采用双栅结构以降低工作电压、提高数据保持时间。Li等^[7]通过插入半导体层以增强存储器的性能。Gao等^[8]制备了一种异质结构垂直有机光电存储器晶体管,该器件可以从非易失性存储器转变为人工突触,展示了一种制造高性能非易失性光电存储器和人工突触的新技

基金项目:福建省自然科学基金面上项目(2021J011082);福建工程学院校科研启动基金(GY-Z20041)

第一作者简介:李博文(1999—),男,福建莆田人,硕士研究生,研究方向:有机薄膜晶体管。

通信作者:张国成(1981—),男,湖北监利人,副教授,博士,研究方向:有机薄膜晶体管。

术。Chiang 等^[9]利用一种基于聚合物/钙钛矿量子点(QD)混合纳米复合材料作为光响应浮栅的光电晶体管存储器,实现了完全可光切换的存储器件。Fu 等^[10]采用串联结构,由发光电阻式开关存储器和钙钛矿太阳能电池组成了一种电阻式开关存储器,器件的状态可以进行电和光编码,具有高电阻状态和低电阻状态。

在溶液法加工过程中,若相邻两层薄膜的材料的溶质、溶剂的相容性不正交,会造成薄膜交界面互溶、损坏。而无机材料与有机材料的特性在某种程度上能够搭配、互补。无机材料通常被认为是热稳定性、化学稳定俱佳的材料。但许多无机薄膜生长过程中常伴随着高温、高压,对生产设备要求极高,导致生产成本提高,大面积生产受限。随着技术进步,无机薄膜的制备工艺逐渐完善,甚至出现溶液法制备无机薄膜的工艺。因此,除了纯有机晶体管,有机-无机薄膜晶体管器件的研究也得到关注。

本研究制备了一种可光调控的异质结晶体管信息存储器,器件结构结合了有机材料与无机材料的优点,通过 PN 半导体层异质结、有机浮栅层掺杂与控制无机隧穿层厚度达到控制存储器性能的作用[11],存储器性能可光调制、存储窗口为60 V、开关比为10⁴。另外,通过使用吸光的共混半导体,使器件具备了一定的光传感、光检测的功能,在光电协同控制下,具有3个等级的电流水平信号。同时对光、电两种信号敏感的有机晶体管存储器,在电子设备中可作为基本信号存储单元与光感受器,在信息处理、运算和显示等场景中也具有较强的应用潜力,可在智能手机、计算机、显示器等功能日趋多样化的电子设备中发挥作用。

2 器件的制备

2.1 器件结构

器件制备使用的基底是单面抛光的氧化硅片,纯 Si 层充当栅电极,SiO₂ 层充当绝缘层,如图 1 所示。源漏极是用掩模版真空热蒸发下形成的 图案化电极,电极间沟道尺寸 1 000 μm * 30 μm; 半导体层是溶液旋涂法制成的 P 型、N 型半导体共混异质结;隧穿层为 Al₂O₃;浮栅层为内部分散有 CdSe@ ZnS 量子点的 PVP 绝缘层。

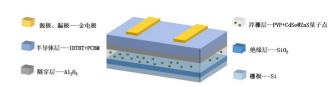


图 1 器件结构图

Fig.1 Device structure diagram

2.2 材料

本研究所采用的晶体管衬底、栅极及绝缘层为单面抛光 SiO₂,购于苏州晶矽电子科技有限公司;浮栅层为掺有量子点的聚合物 PVP 薄膜,其溶液由 PVP 和交联剂 HAD 溶解于溶剂 PGMEA组成(均自 Sigma – Aldrich);电荷捕获材料为CdSe@ ZnS量子点,购买于普加福光电;隧穿层材料为原子层沉积的 Al₂O₃;半导体层材料为聚合物 IDTBT 和 PCBM 溶解于溶剂 CHCl₃,其中,聚合物 IDTBT 和 PCBM 来自 1-Material;电极材料 Au颗粒来自普加福光电;溶剂 CHCl₃ 及硅片清洗试剂丙酮(99.9%)、异丙醇(99.9%)来自国药集团化学试剂有限公司。

2.3 晶体管工艺制备过程及参数

(1)基片清洗与溶液配制

第一步,使用丙酮、异丙醇、去离子水依次对基片进行清洗,用氮气 (N_2) 喷枪吹干衬底表面残留的液体。

第二步,按 CdSe@ ZnS 量子点: 先配制 PVP 溶液,将 150 mg PVP 和 15 mg HDA 交联剂溶解在 1 mL 的 PGMEA 溶剂中,并在磁力搅拌器上 $60 \, ^{\circ}$ C搅拌溶解 24 h。

第三步,取 CdSe@ ZnS 量子点溶液(溶剂为 CHCl₃、5 mg/mL)加入 PVP 溶液中(CdSe@ ZnS: PVP 的质量比为 1:10)配成浮栅层溶液。

第四步, 配制半导体溶液, ITDBT: PCBM 质量比为4:1, 混合溶解在 CHCl₃中,60℃加热 2 h。

(2)各层薄膜制备

浮栅层的制备是利用设备型号为 Therom/EZ6 的旋涂机,用直径为 $0.22~\mu m$ 的过滤头将浮栅层溶液滴到基片上,使用两步旋涂法,600 r/min 旋涂 5~s,2 000 r/min 旋涂 30~s,后将样品移入手套箱,120 \sim 退火 2~h。

隧穿层的制备是利用设备型号为 Beneq TFS 200 型的原子沉积设备(ALD),在浮栅层上利用原子沉积法(ALD)制作 8 nm 厚的 Al_2O_3 作为隧

穿层。

半导体层制备所利用的设备与浮栅层相同, 将半导体溶液滴在 Al_2O_3 上, 1 000 r/min 旋涂 60 s 后, 140 ° 退火 10 min_{\circ}

电极的制备是利用设备型号为 BOX-RH400型的真空蒸镀机,利用特制掩模版蒸镀上一对金电极作为源极和漏极,用设备型号为 Keysight B2912A 的半导体测试仪进行器件性能测试。

3 实验结果分析与讨论

晶体管的转移曲线如图 2 所示, 栅极电压 U_g 在 $40\sim-40$ V 变化, 源漏极电流 I_{ds} 也随之变化。 $U_g=2$ V 时, I_{ds} 有明显的上升趋势; 至 $U_g=-35$ V 时, I_{ds} 趋于稳定, 电流饱和, 可以读取到最大的开态电流。这个过程中, $U_g=2$ V 被称为阈值电压或开启电压, 是晶体管源漏极开始导通的一个临界电压值。

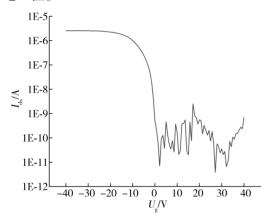


图 2 晶体管的转移曲线 Fig.2 Transistor transfer curve

浮栅型有机场效应晶体管存储器的工作原理为:栅极施加正电压 $U_{\rm g}>0$ V,使半导体层中部分激子分离成空穴与电子,电子受栅极电压的影响,越过隧穿层进入浮栅层,并被天然具有电子捕获能力的 CdSe@ ZnS 量子点所捕捉[12]。撤去栅压后,电子无法立刻回到半导体层,在浮栅层聚集形成一个内建电场,吸引半导体层中的空穴在隧穿层上表面聚集,逐渐形成高电导的沟道,存储器沟道电流 $I_{\rm ds}$ 呈高电平"1",并且由于内建电场持续存在,该高电平可以被保留一段时间。栅极施加负电压 $U_{\rm g}<0$ V,则空穴被浮栅层捕获,沟道电导下降,存储器沟道电流 $I_{\rm ds}$ 呈低电平"0"。

首先对存储器的存储窗口和开光比进行测量。栅极正脉冲电压:+40 V、2 s(编程电压),晶体管阈值电压增大,转移曲线右移,在理想情况下 $U_g=0$ V 时,读取到开态电流 $I_{on}("1")$;栅极负脉冲电压:-40 V、2 s(擦除电压),晶体管阈值电压减小,转移曲线左移,此时在 $U_G=0$ V 时,可读取关态电流 $I_{on}("0")$ 。

如图 3 所示,在黑暗条件下,分别加栅极电压 (±40 V、2 s)后,转移曲线右偏趋势弱,在 U_g = 0 V读取的电流水平 I_{ds} 较低,开关比 I_{on}/I_{off} = 10^2 ,存储窗口为 30 V。而在 200 mW/cm²、675 nm 的 红光光源照射下[13],分别加栅极电压(±40 V、2 s)后,转移曲线右移幅度增加,此时 U_g = 0 V,读取到开关比 $I_{on}/I_{off} \ge 10^4$,存储窗口为 60 V,高低电平("1"与"0")区分度很高。

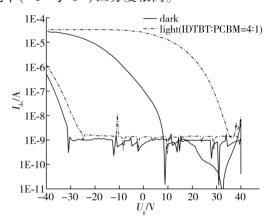
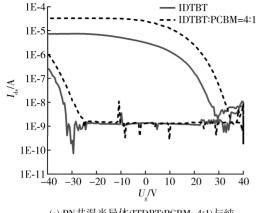


图 3 黑暗条件下与红光照射下存储器的编程态、 擦除态的转移曲线

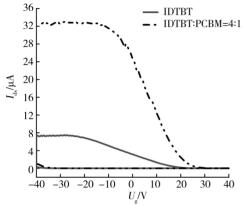
Fig.3 Transfer curve of programmed state and erased state of memory under dark condition and red light irradiation

根据以上分析可知,光照前后,晶体管的存储窗口由 30 V 升至 60 V, U_g =0 V 读取电压下开关比相差 20 倍。并且一个场效应晶体管上可以表达出 3 种逻辑电平,即 675 nm 红光下的"1"、黑暗下的"中间态"和"0",呈明显的光可调制的逻辑状态。

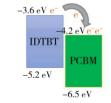
为验证 PN 共混半导体层的光电特性对提高器件开关比的作用,做了对照试验。第一种情况是仅 IDTBT 做半导体层的器件, $U_{\rm c}=0$ V 时, $I_{\rm on}/I_{\rm off}=10^3$ 。第二种情况是用 IDTBT 与 PCBM 共混做有源层的器件, $U_{\rm g}=0$ V 时, $I_{\rm on}/I_{\rm off}=10^4$ 。两种情况在 0 V 读取下的电流开关比相差 10 倍,如图 4(a) 所示。这一差距在线性度坐标下更加明显,



(a) PN共混半导体(ITDBT:PCBM=4:1)与纯 P型半导体(ITDBT)做有源层的器件存储窗口



(b) 有源层的器件存储窗口的线性坐标表示



(c) PCBM低能级捕获IDTBT的高能级电子

图 4 PN 共混半导体层的光电特性对提高器件 开关比的作用

Fig.4 Effects of photoelectric properties of PN blend semiconductor layer on improving switching ratio of devices

如图 4(b)。因为 IDTBT 混入少量 PCBM 后,两种半导体材料能级不同,PCBM 的低能级也能够捕获 IDTBT 的高能级电子[13-14],如图 4(a) 所示。在红光照射下施加正栅压,更多的激子分离成空穴、电子,一部分电子进入浮栅层,另一部分来不及被浮栅层捕获的电子被半导体层中离散分布的PCBM 捕获[15],导致半导体层中产生更多的空穴,空穴沟道的电导进一步提高,开态电流 I_{on} 增大,如图 5 所示。因此 PN 共混半导体结构的器

件开关比会更大。

为了测试存储器的信息保留时间,栅极施加编程+40 V 电压 2 s 后,保持 $U_{\rm g}$ = 0 V、源漏极 $U_{\rm ds}$ = -20 V 读取存储器的电平信号,信号持续时间即信息的保持时间。加栅压后 3 000 s 内仍能维持稳定高电平信号,并且电平信号下降趋势减缓,预估高电平信号可以至少维持 10 000 s,如图 6 所示。

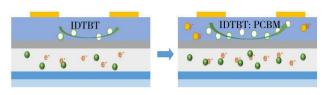


图 5 IDTBT 有源层与 ITDBT:PCBM=4:1 有源层下器件的导电沟道变化

Fig.5 Change of conductive channel of devices under IDTBT active layer and ITDBT:PCBM=4:1 active layer

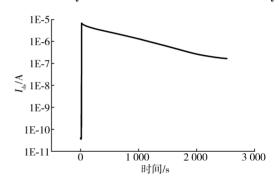


图 6 存储器的信息保持时间

Fig.6 Information retention time of memory

4 总结与展望

本研究提出了一种可光调制的浮栅型场效应 薄膜晶体管存储器,结合了有机材料与无机材料 的优势,使器件具有接近 60 V 的大存储窗口,具 备实现多级存储器的潜力。

当 U_g 为 0 V 时,675 nm 红光下可读取到 开关比大于 10^4 的高电平信号,黑暗条件下读取的电平信号略有下降,开关比为 10^2 。器件表达出"1""中间态""0"3 种具有明显区分度的电平状态,有望实现三值逻辑存储,提高信息存储密度。实验证明了 PN 共混结构的半导体有源层(IDTBT:PCBM),比纯 IDTBT 有源层结构,能更加有效提高存储器的开关比,为改善薄膜晶体管存储器的性能提供了一个新的思考方向。

参考文献:

- [1] WU F M, LIU Y X, ZHANG J, et al. Recent advances in high-mobility and high-stretchability organic field-effect transistors; from materials, devices to applications [J]. Small Methods, 2021, 5(12); e2100676.
- [2] ZHU Z H, GUO Y L, LIU Y Q. Application of organic field-effect transistors in memory [J]. Materials Chemistry Frontiers, 2020, 4(10):2845-2862.
- [3] MA X Y, JIANG Z L, XIANG L Y, et al. Natural material inspired organic thin-film transistors for biosensing: properties and applications [J]. ACS Materials Letters, 2022, 4(5):918-937.
- [4] ZHANG G C, ZHANG P J, HU D B, et al. A postalignment method for high-mobility organic thin-film transistors [J]. IEEE Transactions on Electron Devices, 2018, 65(3):1101-1106.
- [5] HE L H, LI E L, HE W X, et al. Complementary of ferroelectric and floating gate structure for high performance organic non-volatile memory [J]. Advanced Electronic Materials, 2021, 7(11):2100599.
- [6] WANG S P, HE C L, TANG J A, et al. New floating gate memory with excellent retention characteristics [J]. Advanced Electronic Materials, 2019, 5(4):1800726
- [7] LI Q Y, LI T T, ZHANG Y T, et al. Hybrid floating gate memory with a large memory window based on the sandwich structure [J]. The Journal of Physical Chemistry C, 2021, 125(23);12903-12909.
- [8] GAO C S, YANG H H, LI E L, et al. Heterostructured vertical organic transistor for high-performance optoelectronic memory and artificial synapse [J]. ACS Photonics, 2021, 8 (10): 3094-3103.
- [9] CHIANG Y C, YANG W C, HUNG C C, et al. Fully photoswitchable phototransistor memory comprising perovskite quantum dot-based hybrid nanocomposites as a photoresponsive floating gate [J]. ACS Applied Materials & Interfaces, 2023, 15(1): 1675-1684.
- [10] FU YEN-YU, LIN J Y, CHEN Y F. Optically and electrically controllable light-emitting nonvolatile resistive switching memory [J]. ACS Applied Electronic Materials, 2023, 5(1):275-280.
- [11] CHEN Y T, CHU Y L, WU X H, et al. High-performance inorganic perovskite quantum dot-organic semiconductor hybrid phototransistors [J]. Advanced Materials, 2017,29(44): 1704062(1 of 8).
- [12] HU D B, ZHANG G C, YANG H H, et al. High-performance nonvolatile organic transistor memory using quantum dotsbased floating gate [J]. IEEE Transactions on Electron Devices, 2017,64(9): 3816-3821.
- [13] LAN S Q, ZH J F, LI E L, et al. High-performance nonvolatile organic photoelectronic transistor memory based on bulk heterojunction structure. [J]. ACS Applied Materials & Interfaces, 2020, 12(28): 31716-31724.
- [14] 曹博文. 基于可溶性半导体与聚合物共混膜的有机叠层异质结场效应晶体管存储器的研究[D]. 南京: 南京邮电大学,2022.
- [15] ZHANG GCH, ZHONG JF, CHEN QZH, et al. High-performance organic phototransistors with vertical structure design[J]. IEEE Transactions on Electron Devices, 2019, (4):1-4.

(责任编辑:方素华)