

# 基于两级插补机制的 NURBS 曲线插补器研究

聂明星, 蒋新华

(福建工程学院 信息科学与工程学院, 福建 福州 350118)

**摘要:** 针对非均匀有理 B 样条 (non-uniform rational B-spline, NURBS) 曲线高速高精加工过程中计算负载高的问题, 提出一种基于两级插补机制的 NURBS 曲线插补器方案, 在主控端执行第一级插补, 完成曲线预处理等粗插补工作; 在运动控制端执行第二级插补, 完成加减速及实时位置输出等精插补工作。同时, 设计并开发基于 ARM-FPGA 架构的实验平台, 可用于两级插补器的实验验证, 具有一定的现实参考意义。

**关键词:** NURBS; 两级插补; ARM-FPGA

**中图分类号:** TP391      **文献标志码:** A      **文章编号:** 1672-4348(2014)06-0562-05

## Development of a NURBS interpolation based on the two-stage method

Nie Mingxing, Jiang Xinhua

(College of Information Science and Engineering, Fujian University of Technology, Fuzhou 350118, China;)

**Abstract:** In view of the high computational load for non-uniform rational B-spline (NURBS) curve's high speed and high precision machining, a kind of NURBS curve interpolation scheme is put forward based on the two-stage mechanism. The first level interpolation is performed in the master CPU to accomplish the rough interpolation, and the second level interpolation is performed in the slave FPGA to accomplish the fine interpolation. Finally, a platform for experiments is built to verify the theoretical analysis based on ARM-FPGA architecture, which can contribute to the realization of two-stage interpolation.

**Keywords:** NURBS; two-stage interpolation; ARM-FPGA

由于受到几何特性及系统性能的影响, NURBS 插补不能始终保持速度恒定, 因此加减速控制是 NURBS 曲线加工过程中的关键。但是, 由于 NURBS 曲线弧长与参数之间不存在精确的数学解析关系, 难以实现速度的精确控制, 往往需要专门模块处理, 这增加了 NURBS 插补器的计算负载。

近年来, 国内外专家学者对 NURBS 曲线插补算法作了许多研究。杜道山等<sup>[1]</sup>在实时前瞻

模块中对速度变化敏感区进行加减速处理; 林峰等<sup>[2]</sup>提出基于进给速度敏感点识别的 NURBS 曲线插补方法, 在相邻敏感点之间增设安全缓冲区进行速度曲线自适应规划; 汪霖等<sup>[3]</sup>应用离散化 S 型曲线提高进给速度的柔性, 给出了预读段间衔接速度的优化方法; 罗钧<sup>[4]</sup>等通过前瞻分析预插补点, 找出决定每段 S 型加减速过程的关键点, 再依据 S 型加减速算法对各插补点速度进行二次调整, 实现进给速度和加速度在允许范围内的平

收稿日期: 2014-10-01

基金项目: “十二五”国家科技支撑计划项目(2012BAF12B15); 福建省教育厅省属高校科研项目(JK2013030); 福建省教育厅重点项目(JA13210)

作者简介: 聂明星(1982-), 男(汉), 湖南衡阳人, 讲师, 博士研究生, 主要研究方向: 计算机数控技术。  
蒋新华(1956-), 男(汉), 湖南长沙人, 教授, 博士生导师, 主要研究方向: 智能控制技术。

滑过渡;张力等<sup>[5]</sup>根据速度敏感点对曲线分段,采用基于回溯的方法修正速度,再采用三次多项式型前瞻算法对曲线段速度进行规划。罗福源等<sup>[6]</sup>提出运动路程未知情况下不依赖于弧长精确计算的正向和反向同步加速的插补新算法,实时动态地求解曲线段内最大进给速度和正反向插补会合点,实现满足约束进给速度条件下的最优插补。

以上插补方法都是基于单一处理器实现,而NURBS曲线高速高精加工时插补周期要求控制在毫秒级。因此,基于单一处理器插补方法存在着计算负载与插补精度之间的矛盾。该文提出一种NURBS曲线两级插补方案,将NURBS插补分为粗插补和精插补两个过程,第一级粗插补根据曲率特性对曲线进行分段预处理,以获取分段曲线相关信息;第二级精插补主要完成速度的精确控制,插补点实时生成等工作。同时,设计了ARM-FPGA主从式嵌入式实验平台,并对实验平台进行了相应仿真和实验分析。

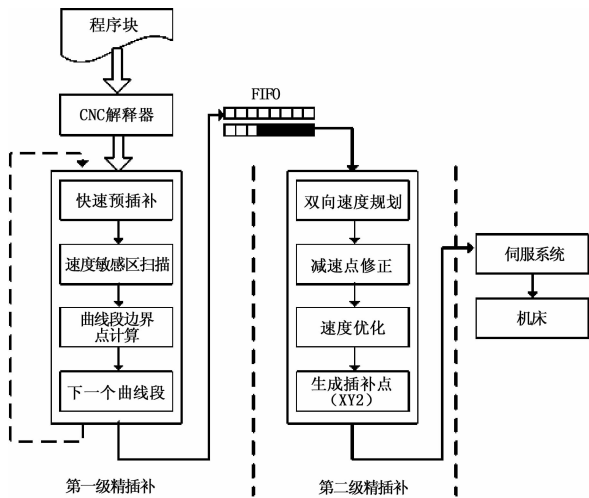


图1 NURBS曲线两级插补框图

Fig.1 Two-stage NURBS curve interpolation flowchart

## 1 两级插补机制

图1所示为NURBS曲线两级插补框图,包含粗插补和精插补两个阶段。粗插补主要完成曲线相关预处理工作,经由快速预插补模块对曲线进行离散,同时扫描得到速度敏感区,之后再计算曲线段边界点进行分段处理,处理后的曲线段数据作为精插补的输入;精插补主要负责速度规划处理、插补点实时生成等工作,速度规划采用基于正

反双向速度规划方法对曲线进行加减速处理。两级插补通过FIFO缓冲队列进行数据传递,FIFO缓冲队列采用共享内存方式创建,为避免第二级插补发生数据饥饿,第一级插补需提前启动,并存储 $n$ 段曲线段数据到FIFO队列,第二级插补通过共享内存变量通知第一级插补FIFO队列数据消耗情况。两级插补相互独立并通过FIFO进行交互,因此,可分别运行于具有主从结构的硬件平台上,例如PC-FPGA,ARM-FPGA等。在主控CPU端执行粗插补,在从运动控制芯片端执行精插补,以降低单一处理器负载高的问题。

## 2 第一级粗插补

由于受到机床机械特性、加工工艺要求、电气响应频率等因素的限制,加工自由曲线时进给速度不能始终保持恒定,需要进行加减速控制。同时,NURBS曲线采用B样条基函数分段构造形式,其弧长与参数之间不存在精确的数学解析关系,曲线弧长无法精确求解。为此,该文提出两级插补方法,通过第一级插补对曲线进行预处理,然后再由第二级插补实现速度精确控制。

### 2.1 预处理分析

不失一般性,假设加工速度曲线连续,且速度变化是由低到高再到低的规律。在运动到速度极小值之前,必须进行减速,在运动到速度极大值之前,为提高加工效率,应尽可能地加速。因此,可以根据插补速度与曲率关系将曲线进行分段,每段曲线仅包含一个加速阶段和一个减速阶段(中间可能包含匀速阶段),以曲线段为基本处理单元,降低加减速处理的复杂度。

NURBS曲线插补轮廓误差受曲率和进给速度影响如下式:

$$ER_i = \rho_i - \sqrt{\rho_i^2 - \left(\frac{v(u_i) \cdot T}{2}\right)^2} \quad (1)$$

其中: $\rho_i$ 为曲率半径,为曲率的倒数, $T$ 为插补周期, $v(u_i)$ 为参数 $u_i$ 处的进给速度。

经变换可得速度与曲率半径的关系式为:

$$V(u_i) = \frac{2}{T} \sqrt{\rho_i^2 - (\rho_i - ER_i)^2} \quad (2)$$

考虑3次满足曲率连续的NURBS曲线,由式(2)可知,为使插补误差满足最大轮廓误差要求,插补进给速度会随曲率变化而变化。同时,在曲率突变区,因曲率半径较大,可能导致较大轮廓误

差,需降低速度运行,在曲率极值点处存在局部速度最低点。在两个局部速度最低点之间,插补速度呈现先加速后减速的规律,在预处理分段时可以速度最低点(即曲率极小值点)作为边界点。但是,因 NURBS 曲线采用 B 样条基函数的构造特性,要精确计算曲率极小值点非常困难,该文采用一种近似求解方法,对曲线进行预处理分段。

2.2 分段预处理

由式(2)可知,当曲率半径过大时,轮廓误差可能超限。为满足最大轮廓误差要求,进给速度应根据最大轮廓误差进行调整:

$$V'(u_i) = \frac{2}{T} \sqrt{\rho_i^2 - (\rho_i - \delta_{\max})^2} \quad (3)$$

其中,  $\delta_{\max}$  为最大轮廓误差。

经速度调整后,满足  $V'(u_i) < F$ 。因此,将上述因误差超限而进行速度调整的点称为速度敏感点,速度敏感点聚集构成速度敏感区。预处理即为对曲线整个 0 到 1 的参数区间进行离线,扫描曲线速度敏感区,并找出速度敏感区局部速度最低点,完成对曲线的分段处理。

该文采用一阶泰勒展开近似法直接计算参数矢量对曲线进行离散,通过预处理算法实现对曲线的第一级粗插补,具体步骤如下:

Step 1 初始化 初始化第一个参数矢量及其他相关参数。

Step 2 曲线离散 采用一阶泰勒展开近似法计算插补点参数矢量  $u_i$ , 如果  $u_i > 1$ , 算法结束。根据式(1) 计算轮廓误差  $ER_i$ , 如果  $ER_i < \delta_{\max}$ , 继续执行 step 2; 否则, 该点为速度敏感点, 执行 step 3。

Step 3 敏感区速度最小值参考点 根据式(3)调整当前插补点进给速度  $v(u_i)$ , 并缓存该点相关信息。如果满足  $v(u_i) > v(u_{i-1})$  and  $v(u_{i-2}) > v(u_{i-1})$ , 则前一插补点  $C(u_{i-1})$  为该敏感区速度最小值参考点, 同时令参数区间  $[u_{i-2}, u_i]$  为曲率极小值点参数参考区间, 执行 Step 4。

Step 4 边界点计算 根据敏感区速度最小值点  $C(u_{i-1})$  及曲率极小值点参数参考空间  $[u_{i-2}, u_i]$ , 利用二分近似法计算边界点参数矢量

$$u'_i = \frac{\frac{(u_{i-2} + u_i)}{2} + u_{i-1}}{2}, \text{将}(u^i, v(u')) \text{及其他相关信息存入到 FIFO, 得到一个曲线段边界点, 继}$$

续执行 Step 2。

预处理过程结束后, FIFO 中存储了各曲线段边界点数据, 并且作为第二级精插补的输入数据。

3 第二级精插补

考虑到实际加工时, 受机床最大允许速度、最大加速度和最大加加速度等约束, 进给速度和加速度的变化可能是非线性的, 需进行加减速处理, 第二级插补即对第一级分段曲线进行精插补。

传统加减速方法一般根据剩余距离与最小减速距离的关系判断减速点。该方法存在以下问题: 由于曲线弧长的计算受迭代终止条件的影响, 要精确预测减速点并不容易, 且减速点越精确、迭代精度要求越高, 迭代时间越长, 不利于实时插补的实现; 由于进给速度受多种条件约束, 插补过程中进给速度和加速度变化不一定与所选取的加减速规划模式相符合, 理论减速点与预估减速点偏差较大。

因此, 在第二级插补阶段, 采用一种基于正双向速度规划方法。其基本思想: 从曲线段正反两个方向以约束进给速度同时进行插补, 正向插补为实时插补, 反向插补为预插补; 正向插补点按插补周期实时输送到伺服系统, 反向预插补点保存到 FIFO 缓冲区; 双向插补均以约束进给速度进行, 当两个方向的插补到达汇合区时, 对速度转接点进行调整, 使其加速度为零; 正向插补结束后, 即从 FIFO 队列中取出缓存的插补点, 输送到伺服系统, 实现速度平滑控制。

4 硬件设计

针对所提出的两级 NURBS 曲线插补器方案, 设计了一款基于 ARM - FPGA 的实验平台, 由 ARM 微处理器为核心的主控端和基于 FPGA 的运动控制端两部分构成。主控端以 ARM 微处理器为核心, 以 Xenomai 为实时操作系统, 提供人机界面(HMI)、CNC 解释器、前瞻模块, 通信握手模块及其他管理模块的运行环境。运动控制端由高性能 FPGA 和扩展电路构成, 主要完成第二级精插补、伺服控制等任务。

系统采用高性能 ARM9 嵌入式芯片与 FPGA 构成主从式结构系统框架。ARM 作为主控端, 主要完成粗插补, FPGA 端为从处理端, 通过总线与 ARM 端进行数据交互, 利用中断方式对插补数据

进行预读,完成精插补工作,并由脉冲密化单元将插补数据产生相应驱动脉冲,由伺服系统驱动电机完成进给控制。

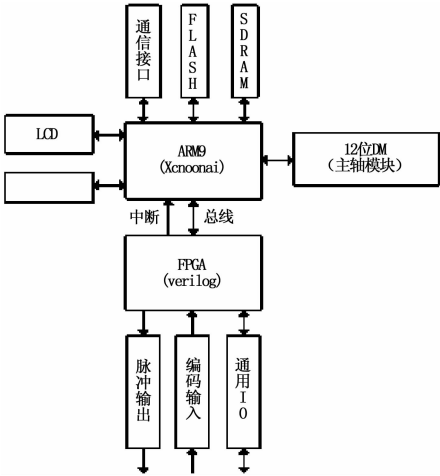


图 2 两级插补器硬件结构

Fig. 2 Hardware of two-stage interpolation

如图 3 所示为两级插补器硬件实验平台实物图,系统采用模块化设计,由核心板和底板构成。其中 ARM9 核心板作为与主控端,通过 SPI 总线与 FPGA 进行数据交互,其他的 I/O 和通信接口,显示屏、键盘、外存储器、以太网等模块整合为一块底板。

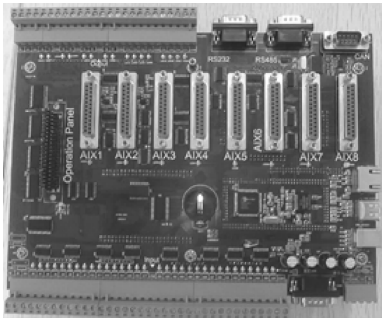


图 3 基于 ARM-FPGA 的两级插补实验平台

Fig. 3 Two-stage experimental platform based on ARM-FPGA

为满足数控系统多轴控制要求及日后扩展需要,实验平台接口规划如下:8 个 DB25 接口,其中伺服轴接口 4 个、扩展轴接口 2 个、手摇接口 1 个、扩展 I/O 接口 2 个;1 个 DB62 接口,用于操作面板连接控制;电源模块一个,限位、冷却、润滑等 I/O 点若干。

## 5 仿真及实验分析

### 5.1 接口验证

ARM 粗插补处理后的数据通过总线与 FPGA 进行交互,它们之间数据传输的正确性和稳定性是两级插补器成功的关键。

采用 Quartus II 仿真环境对接口进行验证,输入信号按时序要求配置如下:cmd\_reg 的地址为 0x20,status\_reg 的地址为 0x21,cmd 为‘1’时表示写地址,为‘0’时表示写数据。

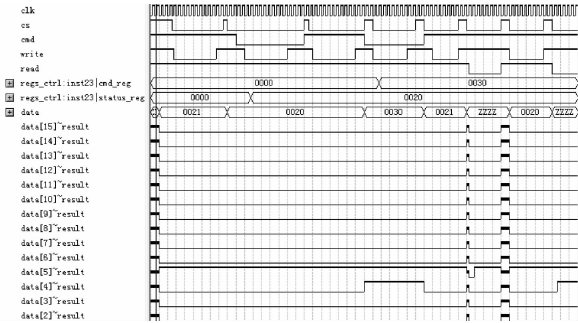


图 4 接口仿真示意图

Fig. 4 Schematic of interface simulation

分别进行 20 组数据读写仿真实验,对总线地址 0x21、0x20 在不同时刻进行读写操作,以验证数据存储的一致性。从图 4 中可知,当 cmd 为‘1’时,为写有效,将数据 0x20 写入地址 status\_reg 中,将数据 0x30 写入 cmd\_reg 中;当 cmd 为‘0’时,读取总线 0x21 地址返回的数据位 0x20,读取总线 0x21 地址返回数据 0x30,仿真结果表明写入和读取一致,从而验证了接口模块正确性。

### 5.2 ARM 与 FPGA 数据传输测试

为验证两极插补模块数据传输的正确性,核心板采用 Xenmail 嵌入式实时操作系统,编写相应的驱动程序,同时采用 Verilog 硬件描述语言编写总线 FPGA 读写程序。传输测试时,FPGA 片选地址为 nGCS3,CMD 命令线连接到 ARM9 地址线 A4,当 CMD 为“1”时为写有效,总线上的数据为寄存器地址偏移;当 CMD 为“0”时为读有效,总线上的数据为寄存器数据,写 FPGA 地址时的地址是 0x18000010,写数据时的地址为 0x18000010。测试时,先往 FPGA 地址写数据,然后再从 FPGA 读数据,如果读出的数据跟写的的数据一致,则能验证数据传输的正确性。

程序流程图如下所示:

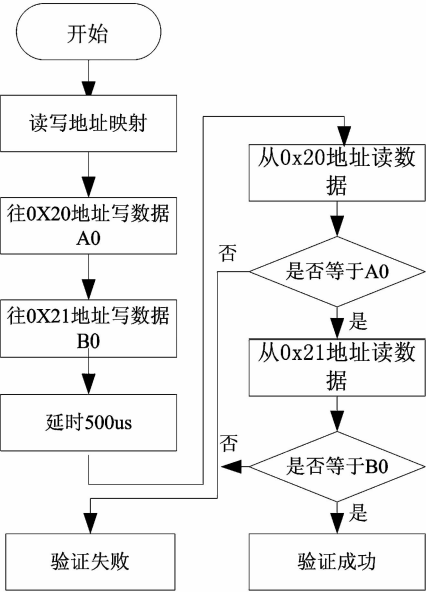


图 5 读写测试程序流程图

Fig.5 Read and write testing program flowchart

部分代码如下：

```
//映射 FPGA 地址寄存器地址：
FPGA_addr = ioremap(0x18000010,4);
//映射 FPGA 数据寄存器地址
FPGA_data = ioremap(0x18000000,4);
//往 0x20 地址写数据 0xA0
* ( volatile unsigned long * ) FPGA _ addr
= 0x20;
* ( volatile unsigned long * ) FPGA _ data
= 0xA0;

//往 0x21 地址写数据 0xB0
```

```
* ( volatile unsigned long * ) FPGA _ addr
= 0x21;
* ( volatile unsigned long * ) FPGA _ data
= 0xB0;

//从 0x20 地址读数据
* ( volatile unsigned long * ) FPGA _ addr
= 0x20;
//将数据读到 Read_data
Read_data = * ( volatile unsigned long * )
FPGA _ addr;
//从 0x21 地址读数据
* ( volatile unsigned long * ) FPGA _ addr
= 0x21;
//将数据读到 Read_data
Read_data = * ( volatile unsigned long * )
FPGA _ addr;
```

将驱动程序编译后运行 20 次进行重复读写实验,运行结果显示读出的数据与写入的数据一致,验证了 ARM 与 FPGA 之间数据传输的正确性。

6 结论

为满足高速高精加工要求,解决传统基于单一处理器的 NURBS 曲线插补器计算负载高的问题,提出了一种基于两级插补机制的 NURBS 曲线插补器,分别对两级插补的实现做了分析研究。同时,采用 ARM - FPGA 架构设计了一款硬件实验平台,为以后两级插补实际加工验证奠定了基础。

参考文献：

[1] 杜道山,燕存良,李从心. 一种实时前瞻的自适应 NURBS 插补算法[J]. 上海交通大学学报,2006,40(5):843 - 847.  
[2] 汪霖,曹建福. 高速装备前瞻自适应速度优化算法[J]. 计算机集成制造系统,2010,16(5):998 - 1005.  
[3] 林峰,张正红,陈胜. 基于进给速度敏感点识别的 NURBS 曲线平滑插补算法研究[J]. 中国机械工程,2012,23(9):1060 - 1064.  
[4] 罗钧,汪俊,刘学明,等. 基于 S 型加减速的自适应前瞻 NURBS 曲线插补算法[J]. 计算机集成制造系统,2013,19(1):55 - 60.  
[5] 张力,杨东升,王允森,等. 基于三次多项式加减速的 NURBS 插补前瞻控制算法[J]. 组合机床与自动化加工技术,2014,3(3):1 - 4.  
[6] 罗福源,游有鹏,尹涓. NURBS 曲线 S 形加减速双向寻优插补算法研究[J]. 机械工程学报,2012,48(5):147 - 156.

(责任编辑：肖锡湘)